METHOD FOR DRIVING LIQUID CRYSTAL DISPLAY ELEMENT

Patent number:

JP2000081606

Publication date:

2000-03-21

Inventor:

YOKOYAMA RYOICHI; FURUMIYA NAOAKI

Applicant:

SANYO ELECTRIC CO

Classification:

- international:

G02F1/133; G09G3/20; G09G3/36

- european:

G09G3/36C8C

Application number: JP19990172790 19990618

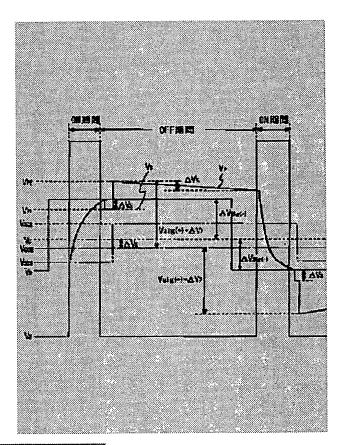
Priority number(s): JP19990172790 19990618; JP19980182397 19980629

Also published as:

I US6590552 (E

Abstract of JP2000081606

PROBLEM TO BE SOLVED: To provide a method for driving for driving a liquid crystal display element capable of impressing a sufficiently large voltage to liquid crystal capacitors even if the amplitude of a display signal voltage to be supplied to respective switching elements is made sufficiently small. SOLUTION: The auxiliary capacitor voltage VSC which inverts after rising of a gate voltage VG is impressed to the auxiliary capacitor lines disposed at every gate line. The pixel voltage Vp held at the liquid crystal capacitors is elevated (lowered) by receiving the influence of the rise (fall) of the auxiliary capacitor voltage VSC via the auxiliary capacitors. The current is made small and the electric power consumption is reduced by and making the amplitude of a drain voltage VD small and using a DC voltage for a common voltage Vcom.



Data supplied from the esp@cenet database - Worldwide



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2000-81606

(P2000-81606A)

(43)公開日 平成12年3月21日(2000.3.21)

(51) Int.Cl.7		識別記号	FΙ			テーマコート*(参考)
G02F	1/133	5 5 0	G 0 2 F	1/133	550	
G 0 9 G	3/20	611	G 0 9 G	3/20	6 1 1 A	
•		6 2 1			621B	
	3/36			3/36		

審査請求 未請求 請求項の数6 OL (全 6 頁)

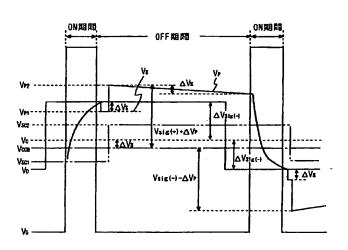
(21)出願番号	特顯平11-172790	(71) 出顧人	000001889
			三洋電機株式会社
(22)出顧日	平成11年6月18日(1999.6.18)		大阪府守口市京阪本通2丁目5番5号
		(72)発明者	横山 良一
(31)優先権主張番号	特願平10-182397		大阪府守口市京阪本通2丁目5番5号 三
(32)優先日	平成10年6月29日(1998.6.29)		洋電機株式会社内
(33)優先権主張国	日本(JP)	(72)発明者	古宮 直明
			大阪府守口市京阪本通2丁目5番5号 三
			并電機株式会社内
		(74)代理人	100109368
			弁理士 稲村 悦男 (外1名)

(54) 【発明の名称】 液晶表示素子の駆動方法

(57)【要約】

幅を小さくしても、液晶溶炉湯に十分大きな電圧を印加することができる液晶表示素子の駆動方法を提供する。 【解決手段】 ゲートライン毎に設けられた補助容量ラインに、ゲート電圧VGの立ち下がりの後に、反転する補助容量電圧VSCを印加する。液晶容量に保持された画素電圧Vpは、補助容量を介して、補助容量電圧VSCの立ち上がり(立ち下がり)の影響を受け、上昇(下降)する。ドレイン電圧VDの振幅を小さく、かつ、コモン電圧Vcomを直流電圧とすることで、電流が小さく、消費電力が低減する。

【課題】 各スイッチ素子に供給する表示信号電圧の振



20

【特許請求の範囲】

【請求項1】 第1の基板上に形成された画素電極と、 該画素電極に接続されたスイッチ素子と、第2の基板上 に形成された共通電極と、前記画素電極と前記共通電極 との間に設けられた液晶と、前記画素電極を一方の電極 として用いる補助容量とを備えた液晶表示素子の駆動方 法において、

前記補助容量の他方の電極に、画素電極電圧が共通電極 電圧より高い期間において、前記スイッチ素子がオフし た直後低レベルから高レベルに変化し、かつ前記画素電 極電圧が前記共通電極電圧より低い期間において、前記 スイッチ素子がオフした直後高レベルから低レベルに変 化する補助容量電圧を印加することを特徴とする液晶表 示素子の駆動方法。

【請求項2】 前記共通電極電圧は直流電圧であることを特徴とする請求項1に記載の液晶表示素子の駆動方法。

【請求項3】 第1の基板上に形成された画素電極と、 該画素電極に接続されたスイッチ素子と、第2基板上に 形成された共通電極と、前記画素電極と前記共通電極と の間に設けられた液晶と、前記画素電極を一方の電極と して用いる補助容量とを備えた液晶表示素子の駆動方法 において、前記共通電極には、直流電圧を印加し、前記 補助容量の他方の電極には、前記スイッチ素子のオフ期 間中にレベルの変化する補助容量電圧を印加することを 特徴とする液晶表示素子の駆動方法。

【請求項4】 前記補助容量電圧は、前記スイッチング素子のオフ期間中であって、画素電極電圧が共通電極電圧より高い期間には、低レベルから高レベルに変化し、前記画素電極電圧が前記共通電極電圧より低い期間には 30高レベルから低レベルに変化することを特徴とする請求項3に記載の液晶表示素子の駆動方法。

【請求項5】 前記補助容量電圧は、前記スイッチ素子がオフした直後に、低レベルから高レベルに変化し、又は高レベルから低レベルに変化することを特徴とする請求項4に記載の液晶表示素子の駆動方法。

【請求項6】 第1の基板上に形成された画素電極と、 該画素電極に接続されたスイッチ素子と、第2の基板上 に形成された共通電極と、前記画素電極と共通電極との 間に設けられた液晶と、前記画素電極を一方の電極とし て用いる補助容量とを備えた液晶表示素子の駆動方法に おいて、

前記補助容量の他方の電極に、前記スイッチ素子のオフ 期間中にレベルの変化する補助容量電圧を印加すること を特徴とする液晶表示素子の駆動方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、液晶表示素子の駆動方法に関し、特に、低電圧、低消費電力の駆動方法に関する。

[0002]

【従来の技術】液晶表示装置(LCD:Liquid Crystal Display)は、透明な基板上に透明な電極を形成した電極基板間に液晶を封入して構成される。液晶は電気光学的に異方性を有しているので、電極間に所望の電圧を印加して液晶に電界を形成することにより、液晶は電界強度に従った光学特性を示す。この性質を利用し、画素毎に異なる電圧を印加せしめる構成とすることにより、所望の輝度を呈した画素の集合体として、表示画像が作成され、小型、薄型、低消費電力などの利点があり、OA機器、AV機器などの分野で実用化が進んでいる。

【0003】図3はこのようなLCDの等価回路図であ る。ゲートライン(11)とドレインライン(12)と が交差して配置され、その交差部には、スイッチング素 子である薄膜トランジスタ (TFT) (13) と、容量 電極の一方をTFT(13)に接続した液晶容量(1 4) 及び補助容量(15)、補助容量(15)の容量電 極の他方に接続された補助容量ライン(16)を有す る。補助容量ライン(16)は、全ての補助容量(1 5) に共通となっている。また、液晶容量(14)の容 **量電極の他方は、TFT(13)が設けられた基板と液** 晶を挟んで対向する基板に形成されたコモン電極によっ て構成され、コモンライン(17)に接続されている。 【0004】図4に、図3のLCDを駆動する信号電圧 波形を示す。ON期間において、ゲートライン(11) に印加されるゲート電圧Veがハイレベルになる。この 期間中、TFT(13)がオンしてドレイン・ソース間 が導通し、ソース電圧Vsが、ドレインライン(12) に印加されているドレイン電圧Voと同じになり、液晶 容量(14)及び補助容量(15)の一方に印加され る。OFF期間になるとゲート電圧Veがロウレベルと なってTFT (13) がオフし、ソース電圧Vsが決ま

【0005】ソース電圧Vsは、ゲート電圧Vsがハイレベルからロウレベルに立ち下がる瞬間、容量結合のために、ΔVsだけ降下した後、画素電圧Vpとして保持される。一方、液晶容量(14)及び補助容量(15)の他40 方には、補助容量ライン(16)及びコモンライン(17)より同一のコモン電圧Vcomが印加され、このコモン電圧Vcomと画素電圧Vpとの電圧差が、液晶容量(14)及び補助容量(15)に与えられる液晶の駆動電圧Vsigとなる。画素電圧Vpは、次のフィールドにおいて、再びTFT(13)がオンして異なる電圧に充電されるまでの間、TFT(13)のオフ抵抗に保持されるが、リーク電流のため、ΔVxだけ変化する。補助容量(15)は、液晶容量(14)と並列に接続されており、全く同じ電圧が印加され、合成容量を大きくすることにより、ΔVsとΔVxを小さくする働きを有する。

【0006】通常、液晶の劣化を防ぐため、フレーム期 間毎、フィールド期間毎、ライン期間毎等で、液晶容量 (14) へ印加する電圧の極性を反転する。ここに挙げ た駆動方法はコモン反転駆動と呼ばれ、コモン電圧V comを、ドレイン電圧Voとは逆のタイミングで極性反転 するものである。これにより、ドレイン電圧Voの振幅 が小さくされ、ドレイン側の駆動回路の電源電圧を低く し、消費電力を低減するものである。

[0007]

【発明が解決しようとする課題】しかしながら、このよ うなコモン反転駆動では、コモン電圧Vcomを交流信号 とするが、コモン電圧Vcomは、全ての液晶容量(1 4) 及び補助容量(15)に共通に供給される。このた め、補助容量ライン(16)及びコモンライン(17) の配線容量が非常に大きく、電圧の変化時に流れる電流 が大きく、補助容量電極及びコモン電極の消費電力も含 めると、装置全体の総消費電力が増大していた。

[0008]

【課題を解決するための手段】本発明は、この課題を解 決するために成され、第1の基板上に形成された画素電 20 極と、該画素電極に接続されたスイッチ素子と、第2の 基板上に形成された共通電極と、前記画素電極と前記共 通電極との間に設けられた液晶と、前記画素電極を一方 の電極として用いる補助容量とを備えた液晶表示素子の 駆動方法において、前記補助容量の他方の電極に、画素 電極電圧が共通電極電圧より高い期間において、前記ス イッチ素子がオフした直後低レベルから高レベルに変化 し、かつ前記画素電極電圧が前記共通電極電圧より低い 期間において、前記スイッチ素子がオフした直後高レベ ルから低レベルに変化する補助容量電圧を印加する液晶 30 表示素子の駆動方法である。

【0009】特に、前記液晶容量の他方の電極には、直 流電圧が印加される構成である。

【0010】以上のように、補助容量電圧のレベルを画 素電極電圧と共通電極電圧との関係に応じて変化させる ことで、画素電極電圧をシフトさせることができる。そ して、この補助容量電圧を上記のように、画素電極電圧 が前記共通電極電圧より高い期間であって、前記スイッ チ素子のオフ期間中は髙レベル、前記画素電極電圧が前 記共通電極電圧より低い期間であって、前記スイッチン 40 グ素子のオフ期間中は低レベルとなる電圧とすれば、各 スイッチ素子に供給する表示信号電圧の振幅を小さくし ても、液晶容量に十分大きな電圧を印加することができ る。

【0011】また本発明の液晶表示素子の駆動方法は、 第1の基板上に形成された画素電極と、該画素電極に接 続されたスイッチ素子と、第2基板上に形成された共通 電極と、前記画素電極と前記共通電極との間に設けられ た液晶と、前記画素電極を一方の電極として用いる補助 容量とを備えた液晶表示素子の駆動方法において、前記 50 中、TFT (3) がオンしてドレイン・ソース間が導通

共通電極には、直流電圧を印加し、前記補助容量の他方 の電極には、前記スイッチ素子のオフ期間中にレベルの 変化する補助容量電圧を印加するものである。

【0012】また、前記補助容量電圧は、前記スイッチ ング素子のオフ期間中であって、画素電極電圧が共通電 極電圧より高い期間には、低レベルから高レベルに変化 し、前記画素電極電圧が前記共通電極電圧より低い期間 には高レベルから低レベルに変化するものである。

【0013】このようにすることで、補助容量電圧のレ 10 ベルを変動させる一方で共通電極の電圧を直流電圧とす れば、配線容量の大きな共通電極に電流が流れることが ない。従って、このような駆動方法を採用することで、 液晶表示素子の消費電力を低減することが可能となる。

【0014】また本発明の液晶表示素子の駆動方法は、 第1の基板上に形成された画素電極と、該画素電極に接 続されたスイッチ素子と、第2の基板上に形成された共 通電極と、前記画素電極と共通電極との間に設けられた 液晶と、前記画素電極を一方の電極として用いる補助容 量とを備えた液晶表示素子の駆動方法において、前記補 助容量の他方の電極に、前記スイッチ素子のオフ期間中 にレベルの変化する補助容量電圧を印加するものであ る。

【0015】このように補助容量電圧のレベルを変化さ せる方法を採用することで、配線容量の大きい共通電極 電圧を変化させなくても、そして画素電極へスイッチ素 子を介して供給する表示信号電圧を大きくしなくても、 画素電極と共通電極との間に印加する液晶駆動電圧を大 きくすることができる。また、スイッチ素子のオフ期間 中に補助容量電圧レベルを変化させるので、オン期間中 にスイッチ素子を介して画素電極に印加された表示信号 がリークしたり、十分表示信号が印加できなかったりす ることを確実に防止できる。

[0016]

【発明の実施の形態】図1は、本発明の実施の形態にか かるLCDの等価回路図である。ゲートライン(1)と ドレインライン(2)とが交差して配置され、その交差 部には、スイッチング素子であるTFT(3)と、それ ぞれ容量電極の一方をTFT(3)に接続した液晶容量 (4) 及び補助容量(5)、補助容量(5)の容量電極 の他方に接続された補助容量ライン(6)を有する。補 助容量ライン(6)は、ゲートライン(1)と並設さ れ、同一のゲートライン(1)に接続された補助容量 (5) に共通となっている。また、液晶容量(4)の容 量電極の他方は、TFT(3)が設けられた基板と液晶 を挟んだ反対側の基板に一体的に設けられ、コモンライ

【0017】図2に、図1のLCDを駆動する信号波形 を示す。ON期間において、ゲートライン(1)に印加 されるゲート電圧Vgがハイレベルになる。この期間

ン(7)に接続されている。

10

し、ソース電圧Vsが、ドレインライン(2)に印加さ れているドレイン電圧Voに追従して同じレベルにな り、液晶容量(4)及び補助容量(5)の一方に印加さ れる。OFF期間になるとゲート電圧Vgがロウレベル となってTFT (3) がオフし、ソース電圧Vsが決ま るとともに、ゲート電圧VGの立ち下がりに伴ってΔVs だけ降下する。このソース電圧Vsは、OFF期間中、 画素電圧VPとして保持される。コモン電圧Vcomは直流 電圧で、予めソース電圧Vsの降下分 AVsだけ、ドレイ ン電圧VoのセンターレベルVcよりも低下したレベルに ある。

【0018】各補助容量ライン(6)には、対応するゲ ートライン(1) に印加されるゲート電圧Vgの立ち下 がり後に反転する補助容量電圧Vscが印加される。補助* QLC1=CLC (VP1-VCOM)

=CLC (VC+Vsig- \DVs-Vcom)

· · (1)

[0021]

Qsc1=Csc (VP1-Vsc1)

=Csc (Vc+Vsig- \triangle Vs-Vsc1)

· · · (2)

【0022】となる。ここで、Vsigはドレイン電圧Vo における階調電圧である。この後、補助容量電圧がV sciからVsciに変化すると、液晶容量(4)及び補助容※ QLC2=CLC (VP2-VCOW)

【数3】

★された電荷の総量は不変であるので、

※量(5)に充電される電荷QLc2, Qsc2は、

• • • (3)

=CLC (VC+Vsig+ \(VP-\(Vs-VCOM)\)

[0024]

【数4】

Qsc2=Csc (VP2-Vsc2)

=Csc ($Vc+Vsig+\Delta Vp-\Delta Vs-Vsc2$)

【0025】となる。ここで、ΔVPは、画素電圧VPの 変化分である。即ち、 $\Delta V_P = V_{P2} - \Delta V_{P1}$ である。O FF期間は、液晶容量(4)及び補助容量(5)に保持★ QLC1+QSC1=QLC2+QSC2

【0027】が成り立つ。従って、

[0028]

 $\Delta V_P = C_{SC} / (C_{SC} + C_{LC}) \times (V_{SC2} - V_{SC1})$

- - - (6)

- - (5)

【0029】が得られる。即ち、補助容量電圧Vscの立 40 ち上がりによって、液晶容量(4)と補助容量(5)間 で電荷再配分が生じて、画素電圧Vpは、(6)式のΔ VPだけ上昇する。負極期間では、逆に、補助容量電圧 Vscは正側から負側へ立ち下がるので、画素電圧V pは、(6)式で表されるΔVpだけ降下する。この結 果、画素電圧Vpの振幅が大きくなり、液晶容量 (4) へ印加される電圧を大きくすることができる。言い換え れば、ドレイン電圧Voとコモン電圧Vcomの振幅を小さ くすることができる。

【0030】通常、補助容量Cscは、液晶容量Clcより

も十分大きく、従って、Csc/(Csc+CLc)値は1に 近い。このため、画素電圧の変化分 A Vpが、1ライン の補助容量電圧の変動V(Vsc2-Vsc1)により制御さ れるので、補助容量ラインに流れる電流が小さくても、 より大きな電圧が液晶容量(4)に印加される。つま り、補助容量電圧を変動させることによりドレイン電圧 Voの振幅を小さくでき、それによりドレインラインで の信号の遅延が抑えられる。

【0031】また、補助容量電圧を変動させるため、コ モン電圧Vcomの振幅を小さくすることができ、特にV 50 comを直流電圧とすることで、配線容量の大きなコモン

*容量電圧Vscは2つのレベルからなり、例えば、ソース 電圧Vsがコモン電圧Vcomよりも高い正極性期間では、 ゲート電圧Vaの立ち下がり後に、低いレベルVsc1から 高いレベルVsc2に立ち上がる。従って、ゲート電圧Vg が立ち下がってソース電圧Vsがいったん決まり得られ た画素電圧VPは、補助容量(5)を介して補助容量電 圧Vscの立ち上がりの影響を受けるので、以下の通り上 昇する。

【0019】まず、ゲート電圧Vgの立ち下がり直後、 液晶容量 (4) 及び補助容量 (5) に充電される電荷 Q LC1, QSC1は、

[0020]

【数1】

【数2】

[0023]

[0026]

【数5】

☆【数6】

7

ライン (7) に電流が流れることが無く、消費電力を格 段に低減することができる。

【0032】また、補助容量電圧の変化のタイミング (Vsc1→Vsc2、Vsc2→Vsc1) はスイッチ素子である TFTのオフ期間中に設定され、具体的には、TFTが オフした直後に設定されている。TFTに対するオフ制 御と同時、つまり、本実施形態の場合ゲート電圧Vgの 立ち下がり時において、補助容量電圧を変化させること も可能である。しかし、現実の液晶表示素子において は、配線容量などの存在により、表示装置の大きさ、使 10 用する素子の配線材料などに応じた時定数で駆動波形に 遅延が生じる。例えば、TFTに印加されるゲート電圧 Veについても図2に示すパルス波形のように瞬時立ち 下がらないことが多い。この実施形態においては、ゲー ト電圧Vgが十分低くならない状態では、TFTは完全 にオフしていない。このような状態で、補助容量電圧が 変化すると、画素容量へのドレイン電圧Voに応じた充 電が不十分となる可能性がある。従って、TFTが確実 にオフするのに必要な期間に応じて、ゲート電圧Vaの 立ち下がりタイミングから、補助容量電圧の変化タイミ ングまでの期間を設定する。このような設定により、T FTがオフした直後に補助容量電圧を変化させれば、ド レイン電圧Voに応じた十分な表示信号電圧を画素電極 に印加し、かつ保持期間中(オフ期間中)の画素電圧V pを一定量だけ高いレベルにシフトさせることができ る。

【0033】なお、上述の構成を採る液晶表示素子の駆動方法において、前記共通電極の共通電極電圧は、前記

スイッチング素子に印加される表示信号電圧の中心電圧 に対し、所定電圧だけ低く設定する、または、前記中心 電圧と前記共通電極電圧との電位差は、前記スイッチ素 子がオフする時に、前記スイッチ素子に接続されている 画素電極の電圧の変動量に応じた電位差とすることによ り、更に効率的に液晶容量に印加する電圧の振幅を大き くすることができ、デバイスの消費電力の低減を更に図 ることもできる。

[0034]

【発明の効果】以上の説明から明らかな如く、本発明により、供給する画素信号電圧の振幅を小さくしても、液晶表示素子を駆動するための信号電圧の振幅を十分に大きくすることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかるLCDの等価回路 図である。

【図2】図1のLCDの駆動方法を示す信号波形図である。

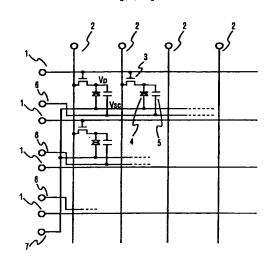
【図3】従来のLCDの等価回路図である。

20 【図4】図3の等価回路図である。

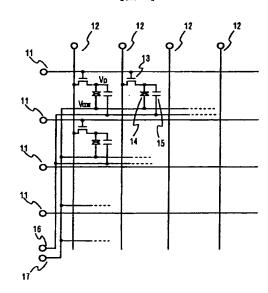
【符号の説明】

- 1 ゲートライン
- 2 ドレインライン
- 3 TFT
- 4 液晶容量
- 5 補助容量
- 6 補助容量ライン
- 7 コモンライン

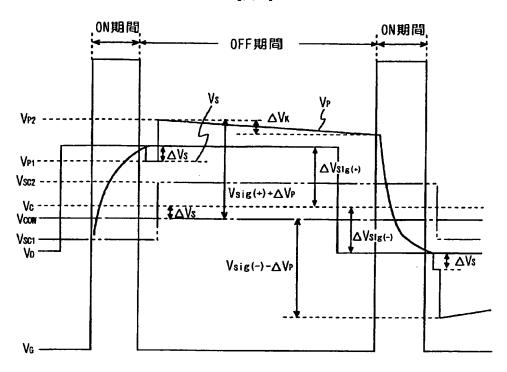
【図1】







【図2】



【図4】

